

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-82672

(43)公開日 平成5年(1993)4月2日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/28	B	8617-4M		
23/29		7220-4M	H 0 1 L 23/ 36	A

審査請求 未請求 請求項の数8(全 7 頁)

(21)出願番号 特願平3-241966

(22)出願日 平成3年(1991)9月20日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 荻田 敏幸

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 蘭 陸郎

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 吉本 正則

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 伊東 忠彦 (外2名)

最終頁に続く

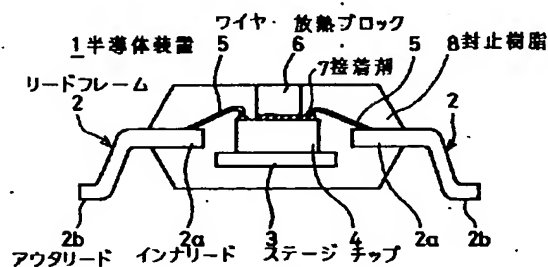
(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【目的】 本発明は放熱構造を有する半導体装置に関し、容易に製造可能であり、放熱効果を高くすることを目的とする。

【構成】 チップ4の表面及びステージ3の裏面方向の少なくとも何れか一方のうち、例えばチップ4の表面方向に放熱ブロック6をパッケージ表面と同一表面で表出させて設ける。この場合、樹脂モールド時に上金型に形成された吸着孔により該放熱ブロック6を吸着固定してモールドを行う。

本発明の第1の実施例の構成図



【特許請求の範囲】

【請求項1】 リードフレーム(2)のステージ(3)上にチップ(4)が搭載され、該リードフレーム(2)との接続後、樹脂モールドされる半導体装置において、前記チップ(4)の表面方向及び前記ステージ(3)の裏面方向の少なくとも何れか一方に、前記樹脂モールドされたパッケージの表面に表出する所定数の放熱ブロック(6, 6a, 6b, 16)を設けることを特徴とする半導体装置。

【請求項2】 前記放熱ブロック(6, 6b)と、前記ステージ(3)裏面又は前記チップ(4)表面との間に、固着部材(7a, 7b)を介在させることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記チップ(4)の表面方向に位置する前記放熱ブロック(6)と、該チップ(4)との間に伝熱部材(15)を介在させることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記チップ(4)の表面方向に位置する前記放熱ブロック(6a)を、前記パッケージ(8)の表出面積を拡大する断面凸形状に形成することを特徴とする請求項1, 2又は3記載の半導体装置。

【請求項5】 前記ステージ(3)の裏面方向に設けられた前記放熱ブロック(16)に、製造時に該ステージ(3)を吸着固定させるための連通孔(17)を形成することを特徴とする請求項1記載の半導体装置。

【請求項6】 前記放熱ブロック(16)に形成された前記連通孔(17)に、外部放熱手段を取着することを特徴とする請求項5記載の半導体装置。

【請求項7】 リードフレーム(2)のステージ(3)上にチップ(4)が搭載され、該リードフレーム(2)との接続後、金型(9a, 9b)により樹脂モールドされる半導体装置の製造方法において、

所定数の放熱ブロック(6, 6a, 6b)を、前記チップ(4)の表面方向及び前記ステージ(3)の裏面方向の少なくとも何れか一方に取着し、又は所定間隔で配置する工程と、

該放熱ブロック(6, 6a, 6b)を、上金型(9a)及び下金型(9b)の少なくとも何れか一方に形成された吸着孔(10a, 10b)を介して吸着固定する工程と、

該放熱ブロック(6, 6a, 6b)を有する該チップ(4)周辺を樹脂モールドする工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項8】 前記ステージ(3)の裏面方向に配置される前記放熱ブロック(16)に連通孔(17)を形成して、該ステージ(3)を吸着固定することを特徴とする請求項7記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、放熱構造を有する半導

体装置に関する。

【0002】近年、半導体装置の高集積化に伴い、その発熱量が大きくなってきている。また、軽量、小型化に伴い、パッケージの厚さを薄くすることが要求されている。従って、小型化を図りつつ放熱効果を向上させる必要がある。

【0003】

【従来の技術】図11(A), (B)に従来の半導体装置の断面図を示す。図11(A)は平面断面図、図11(B)は図11(A)のA-A断面図である。図11(A), (B)において、半導体装置30は、いわゆるQFP(Quad Flat Package)型のもので、リードフレーム31の中央部分のアイランド32上に半導体チップ33が搭載される。そして、半導体チップ33とリードフレーム31のインナリード34とがワイヤ35によりボンディングされ、封止樹脂36によりモールドされる。また、リードフレーム31のアウタリード37がL型形状に加工される。

【0004】このような半導体装置30は、表面実装用のものとして一般的なものであり、駆動時における半導体チップ33からの発熱を封止樹脂36、アウタリード37より自然に放熱するものである。

【0005】

【発明が解決しようとする課題】しかし、半導体チップ33が高密度化、大型化すると、発熱量が増大してくる。従って、自然の放熱では対処しきれなくなり、半導体チップ33の故障の原因になるという問題がある。

【0006】そこで、本発明は上記課題に鑑みなされたもので、容易に製造可能であり、放熱効果の高い半導体装置を提供することを目的とする。

【0007】

【課題を解決するための手段】上記課題は、リードフレームのステージ上にチップが搭載され、該リードフレームとの接続後、樹脂モールドされる半導体装置において、前記チップの表面方向及び前記ステージの裏面方向の少なくとも何れか一方に、前記樹脂モールドされたパッケージの表面に表出する所定数の放熱ブロックを設けることにより解決され、適宜、前記ステージの裏面方向に設けられた放熱ブロックに、製造時に該ステージを吸着固定させるための連通孔を形成する。

【0008】この場合の半導体装置の製造方法は、所定数の放熱ブロックを、前記チップの表面方向及び前記ステージの裏面方向の少なくとも何れか一方に取着し、又は所定間隔で配置する工程と、該放熱ブロックを、上金型及び下金型の少なくとも何れか一方に形成された吸着孔を介して吸着固定する工程と、該放熱ブロックを有する該チップ周辺を樹脂モールドする工程とを含み、適宜、前記ステージの裏面方向に配置させる放熱ブロックに連通孔を形成して該ステージを吸着固定させる。

【0009】

【作用】上述のように、チップの表面方向及びステージの裏面方向の少なくとも何れか一方に、放熱ブロックを設けている。すなわち、放熱ブロックは、チップの表面方向のみ、又はステージの裏面方向のみ、又はチップの表面方向及びステージの裏面方向の双方に設けられる。また、放熱ブロックは、樹脂モールドされたパッケージの表面に表出する。

【0010】このように、放熱ブロックが表出することから、チップにより発生する熱量を高効率で放熱することが可能となる。

【0011】また、放熱ブロックがステージ裏面方向に配置する場合、該放熱ブロックに連通路が適宜形成される。この連通路は、樹脂モールド時にステージを金型に形成された連通路を介して吸着固定するものであり、封止樹脂注入時のステージやチップの位置ずれを防止して、ステージや接続に使用されるワイヤの表出を防止することが可能となり、薄型を図ることが可能となる。さらに、この放熱ブロックに形成された連通路は、製造後外部放熱手段を取り付ける際のネジ孔又は位置決め穴として使用することも可能となる。

【0012】

【実施例】実施例(A)

図1に、本発明の第1の実施例の構成図を示す。図1において、半導体装置1は、所定パターンリードフレーム2のステージ3上にチップ4が搭載され、該チップ4とリードフレーム2のインナリード2aとがワイヤ5によりボンディングされる。

【0013】チップ4の表面には、放熱用の良好な金属（例えば、アルミニウム）で形成された放熱ブロック6が、エポキシ系等の絶縁性の固着部材である接着剤7により固着される。そして、封止樹脂8によりモールドし、該放熱ブロック6の表面がパッケージと同一表面になるように表出される。

【0014】また、リードフレーム2のアウトリード2bを表面実装用のL型に折曲するものである。なお、本実施例以下では総て表面実装用のリードを表わしているが、折曲せずにリード挿入用としても同様である。

【0015】ここで、図2に、図1の製造方法を説明するための図を示す。図2において、まずリードフレーム2のステージ3上にチップ4を搭載してワイヤ5によるボンディング後、チップ4の表面に接着剤7により放熱ブロック6を取着する。一方、上金型9aには吸着孔10aが形成されており、図示しないが真空源に連通している。

【0016】そこで、上金型9a及び下金型9bにより形成されるキャビティ11内にチップ4周辺のモールド部分を位置させ、吸着孔10aにより放熱ブロック6を真空吸着して固定する。そして、ゲート12より封止樹脂8を封入してモールドを行うものである。これにより、放熱ブロック6を確実にパッケージ面に表出させる

ことができ、チップ4で発生する熱量を高効率で放熱することができる。すなわち、吸着孔10aにより放熱ブロック6を固着することから、上金型9aと放熱ブロック6との間に封止樹脂8が侵入して樹脂バリを生じることを防止することができるものである。

【0017】また、薄型の半導体装置の場合、吸着孔10aにより放熱ブロック6を固定することから、封止樹脂8の注入圧力によりステージ3（チップ4）が位置ずれすることがなく、ステージ3やワイヤ5がモールド後にパッケージ表面に表出して電氣的短絡を惹起するという事態を防止することができる。

【0018】なお、放熱が小さいものでよく、ステージ3（チップ4）の位置ずれ防止が目的であれば、放熱ブロック6を、例えばエポキシ樹脂等の高分子材料で形成してもよい。

【0019】また、図3に、図1の他の実施例の構成図を示す。図3の半導体装置1は、図1における放熱ブロック6を断面逆凸形状とした放熱ブロック6aとしたもので、パッケージ略全表面に該放熱ブロック6aを表出させて表出面積を拡大することにより、より高い放熱効果を得ることができるものである。この場合の製造方法は図2と同様である。なお、図示しないが、より放熱ブロック6aの表出面積を拡大するために、該放熱ブロック6aの表出面にスリットを形成してもよい。

【0020】次に、図4に、本発明の第2の実施例の構成及び製造方法を説明する。図4における半導体装置1は、リードフレーム2のステージ3の裏面に、接着剤7aにより放熱ブロック6bが取着される。この場合の接着剤7aは、前述のようにエポキシ系の樹脂でもよく、半田でもよい。すなわち、チップ4表面に使用される接着剤は絶縁性のものでなくてはならないが、ステージ3裏面に使用されるものは、絶縁性、導電性を問わない。

【0021】一方、下金型9bに吸着孔10bが形成され、図示しない真空源に連通する。そこで、吸着孔10bにより放熱ブロック6bを真空吸着して樹脂モールドが行われる。この場合、放熱ブロック6bはパッケージの裏面に表出するもので、図1及び図2と同様の効果を奏するものである。

【0022】次に、図5に、本発明の第3の実施例の構成図を示す。図5における半導体装置1は、チップ4の表面方向及びステージ3の裏面方向の双方に放熱ブロック6、6bをパッケージ面に表出させて設けたものである。この場合、チップ4の表面方向の放熱ブロック6は、チップ4と所定間隔で配置されており、ステージ3の裏面に放熱ブロック6bが接着剤7aにより固着されている。

【0023】なお、放熱ブロック6、6bの表面に形成された凹部13a～13dは、後述するモールド時に金型と位置合せするためのものである。

【0024】ここで、図6に、図5の製造方法を説明す

5

るための図を示す。図6(A)において、まず、上金型9aには、真空源に連通した吸着孔10aが形成されると共に、キャビティ11内に位置合せのための凸部14a、14bが形成される。また、下金型9bも同様に、真空源に連通した吸着孔10bが形成されると共に、キャビティ11内に位置合せのための凸部14c、14dが形成される。

【0025】そこで、上金型9aのキャビティ11内に放熱ブロック6を、凹部13a、13b及び凸部14a、14bで位置合わせして吸着孔10aより吸着固定する。一方、下金型9bのキャビティ11内に放熱ブロック6bを、凹部13c、13d及び凸部14c、14dで位置合わせして吸着孔10bより吸着固定する。また、放熱ブロック6bには、例えばモールド温度(例えば170℃)で溶融するIn(インジウム)合金等の低温の半田7aが塗布される。

【0026】そして、図6(B)において、キャビティ11内にチップ周辺のモールドする部分を位置させ、封止樹脂8を封入する。この場合、封入前は半田7上にステージ3が位置しており、モールド時に半田7は溶融する。これにより、ステージ3は正しい位置に強制され、封入された封止樹脂8が冷却して固化すると共に、半田7も固化してステージ3を正しい位置でモールドすることができる。

【0027】このように、放熱ブロック6、6bを、パッケージの表面と同一表面に表出されることから、より一層の高い放熱性を得ることができると共に、該放熱ブロック6、6bを固定してモールドを行うことから、薄型を図る場合でもステージ3やワイヤ5がパッケージ表面に表出することがなく、電氣的短絡を防止することができる。

【0028】また、図7に、図5の他の実施例の構成図を示す。図7の半導体装置1は、チップ4上に絶縁性の接着剤7により伝熱部材である伝熱ブロック15を、チップ4と放熱ブロック6との間に介在させたもので、他の構成は図5と同様である。この伝熱ブロックを介在させることにより、より高い放熱性を得ることができる。

【0029】なお、上記第1、第3の実施例のように、チップ4の表面方向に放熱ブロック6を配置する場合、該放熱ブロック6にネジ穴を形成しておき、該ネジ穴に外部放熱手段を取着してもよい。

【0030】実施例(B)

実施例(B)は、実施例(A)におけるステージ3の裏面方向に配置した放熱ブロック6bに連通孔を形成した場合である。

【0031】図8に、本発明の第4の実施例の構成及び製造方法を説明するための図を示す。図8において、放熱ブロック16をステージ3の裏面に位置させたもので、該放熱ブロック16には連通孔17が形成される。

【0032】一方、モールド時、下金型9aには、該連

6

通孔17に対応する位置に吸着孔10bが形成される。すなわち、図4の場合に比較して、連通孔17を形成することにより接着剤7aを省略することができる。

【0033】このような半導体装置1を樹脂モールドする場合、まず、下金型9bに吸着孔10bと連通孔17とを位置合わせして放熱ブロック16を載置する。そして、上金型9aとで形成されるキャビティ11内に、該放熱ブロック16上にステージ3を位置させて配置させ、吸着孔10b及び連通孔17を介して該ステージ3を真空吸着により固定する。この状態で封止樹脂8を封入してモールドを行うものである。

【0034】これにより、図4と同様に、パッケージ裏面に放熱ブロック16が表出した状態でモールドされ、高い放熱効果を得ると共に、薄型化を図る場合に樹脂封入時のステージ3の位置ずれを防止することができる。

【0035】次に、図9に、本発明の第5の実施例の構成図を示す。図9の半導体装置1は、ステージ3の裏面に連通孔17が形成された放熱ブロック16が、接着剤を介在させずに直接に配置されたもので、他の構成は図5と同様である。

【0036】ここで、図10に、図9の製造方法を説明するための図を示す。図10(A)において、まず、上金型9a及び下金型9bにはそれぞれ吸着孔10a、10bが形成されており、上金型9aの凸部14a、14bと凹部13a、13bを位置合わせして放熱ブロック6を配置し、吸着孔10aより吸着固定する。また、下金型9bの凸部14c、14dと凹部13c、13dにより、吸着孔10bと連通孔17とを位置合わせして放熱ブロック16を配置する。

【0037】そして、図10(B)において、放熱ブロック16上にチップ4を搭載してワイヤボンディングされたステージ3を載置し、吸着孔10b及び連通孔17を介してステージ3を吸着固定する。そして、封止樹脂8によりモールドを行うものである。

【0038】これにより、2つの放熱ブロック6、16がパッケージの表面に表出され、より高い放熱効果を得ることができる。この場合、製造工程は、放熱ブロック6、16を配置する工程が増えるのみで、他は従来の工程と同様である。

【0039】また、図9の半導体装置1を、図7に示すようにチップ4と放熱ブロック6との間に伝熱ブロック15を介在させることにより、さらにより高い放熱効果を得ることができる。

【0040】なお、上述の第1～第5の実施例では、チップ4をフェイスアップの場合で示しているが、フェイスダウンの場合でも同様の効果を有する。この場合、図8、図9の第4及び第5の実施例に示すステージ3の裏面に配置された放熱ブロック16に形成された連通孔17が上向きになり、該連通孔17を螺刻して外部放熱手段を取着してもよい。

【0041】

【発明の効果】以上のように本発明によれば、チップの表面方向及びステージの裏面方向の少なくとも何れか一方に放熱ブロックを設け、また、ステージの裏面方向に設けた放熱ブロックに製造時にステージを吸着固定するための連通孔を形成することにより、安定した樹脂モールドでチップより発生する熱量を高効率で放熱することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成図である。

【図2】図1の製造方法を説明するための図である。

【図3】図1の他の実施例の構成図である。

【図4】本発明の第2の実施例の構成及び製造方法を説明するための図である。

【図5】本発明の第3の実施例の構成図である。

【図6】図5の製造方法を説明するための図である。

【図7】図5の他の実施例の構成図である。

【図8】本発明の第4の実施例の構成及び製造方法を説

明するための図である。

【図9】本発明の第5の実施例の構成図である。

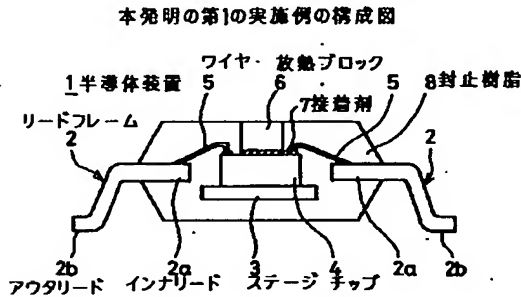
【図10】図9の製造方法を説明するための図である。

【図11】従来の半導体装置の断面図である。

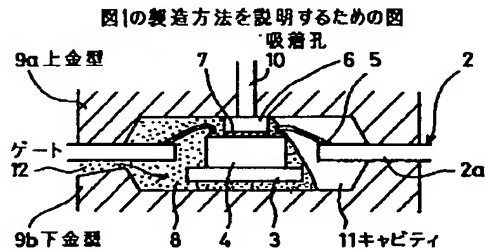
【符号の説明】

- 1 半導体装置
- 2 リードフレーム
- 3 ステージ
- 4 チップ
- 10 6, 6a, 6b, 16 放熱ブロック
- 7, 7a 接着剤
- 8 封止樹脂
- 9a 上金型
- 9b 下金型
- 10a, 10b 吸着孔
- 15 伝熱ブロック
- 17 連通孔

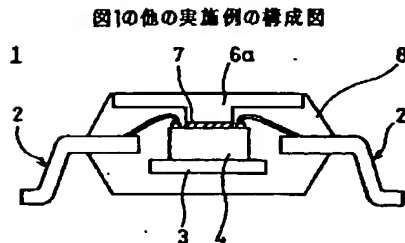
【図1】



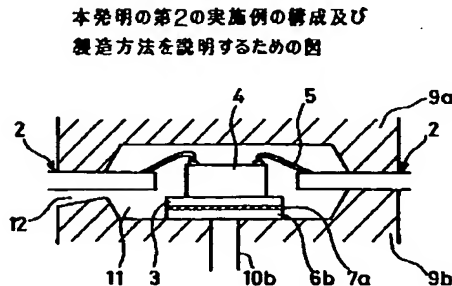
【図2】



【図3】

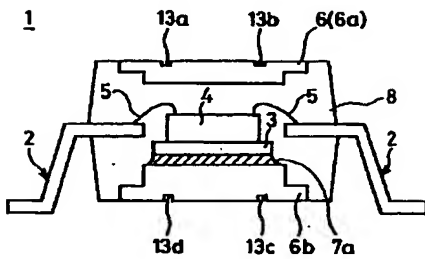


【図4】



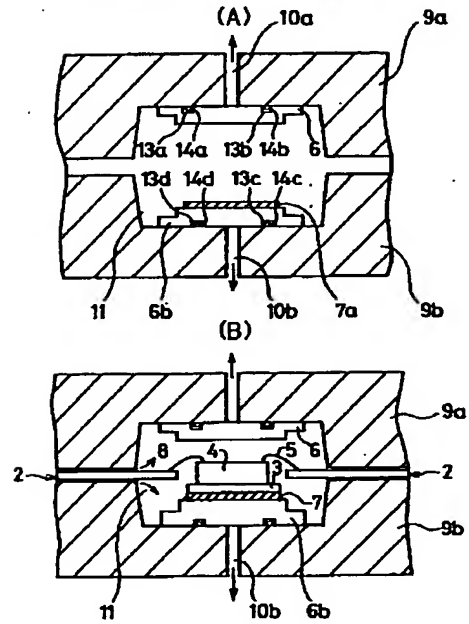
【図5】

本発明の第3の実施例の構成図



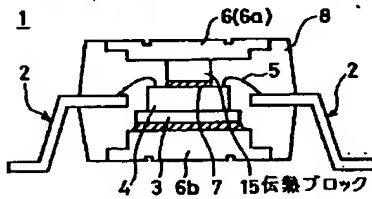
【図6】

図5の製造方法を説明するための図



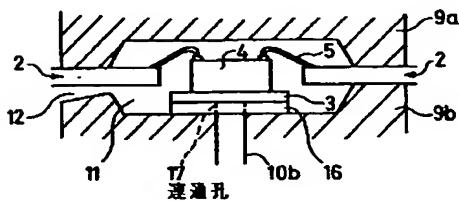
【図7】

図5の他の実施例の構成図



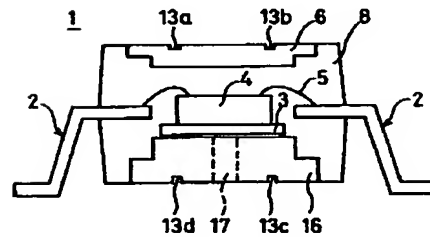
【図8】

本発明の第4の実施例の構成及び製造方法を説明するための図



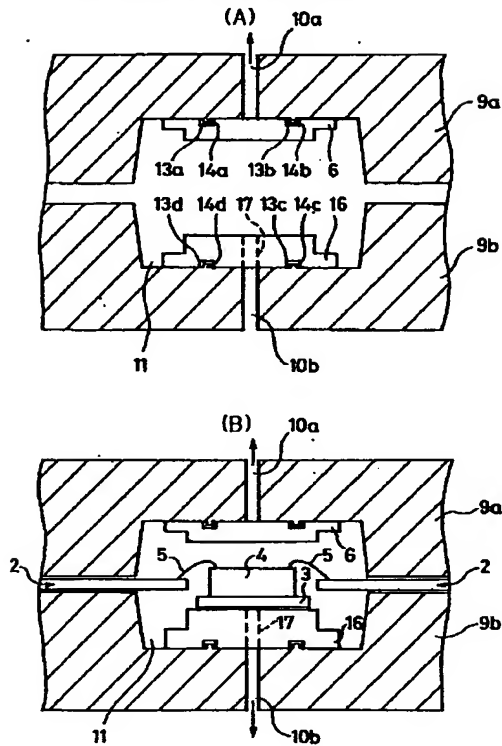
【図9】

本発明の第5の実施例の構成図



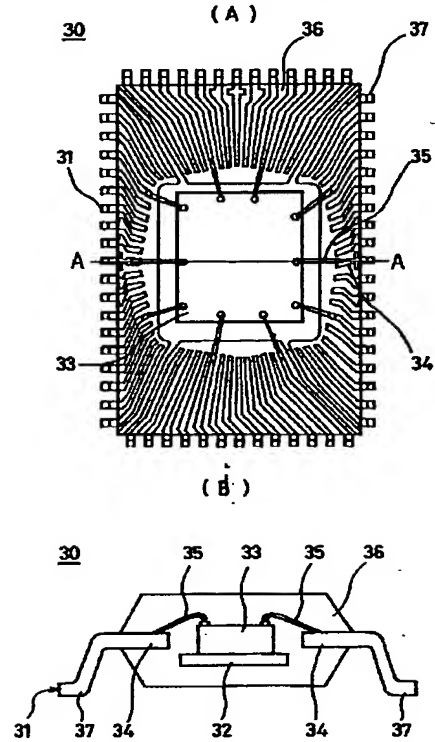
【図10】

図9の製造方法を説明するための図



【図11】

従来の半導体装置の断面図



フロントページの続き

(72)発明者 齊藤 浩治
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 竹中 正司
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内